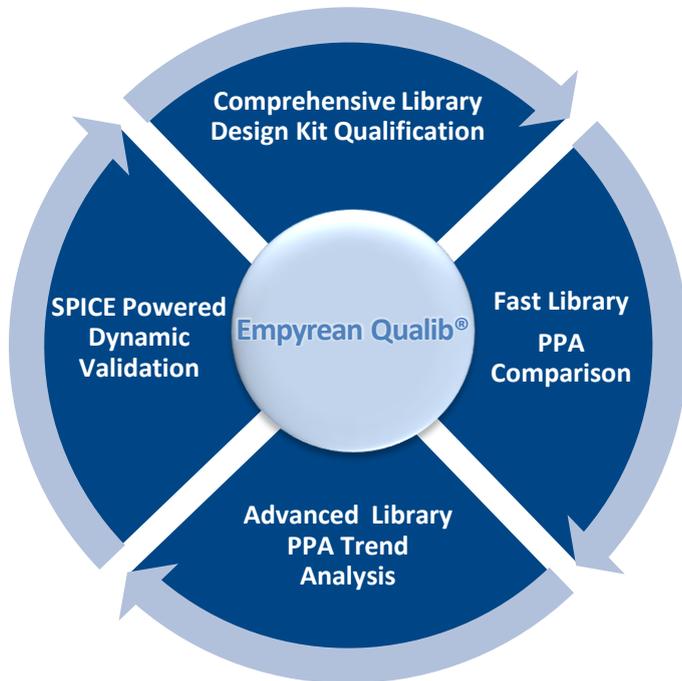


Empyrean Qualib®

全面的工艺资料分析检验平台



概述

现代SoC设计中普遍会用到成千上万种IP/Memory/Std库单元。这些IP的性能表现以及其库交付项质量是影响芯片性能以及整个设计周期的重要因素。设计者需要对IP库进行深入的性能分析、比较，细致的交付项质量验证、数据校验，确定一套适合设计要求的高质量IP库以及相应的设计规则。

先进工艺下，设计规模和复杂度普遍提升，引入了大量的Signoff工艺角，FinFET设计带来更多物理约束及可靠性问题，IoT等超低电压设计对单元库精度、灵敏度等动态效应有更高的要求。这些都给IP库的分析检验带来了越来越多的挑战。

Empyrean Qualib®提供了一个全面的、综合性的工艺资料分析检验平台。它可以帮助设计者，对标准单元库、Memory等IP设计，有效地检查其库交付项质量，比较工艺性能指标，针对不同维度进行深入的PPA性能趋势分析，通过快速SPICE仿真校验动态工艺效应。

多个行业领先的设计公司采用了Empyrean Qualib®进行工艺库验证，工艺选取，性能比较，趋势分析以及设计前期单元筛选。Top10的设计公司将Empyrean Qualib®作为其Memory Signoff的标准方案，以及所有第三方IP的签收平台。同时Empyrean Qualib®也被知名Foundry采纳为其Design Kit发布的Signoff标准，覆盖IP、标准单元、Memory、IO多种设计类型。

功能与优势

- **全面的交付项质量检查**
 - 一键式海量交付项数据快速检查平台，高效易用
 - 覆盖标准IP交付项格式
 - 上百条设计实用检查条目
 - 交互式debug系统，准确定位问题所在
 - 分类结果展示，避免假错
- **性能、功耗、面积（PPA）比较**
 - 支持工艺库以及IP两两比较评分，帮助选型
 - 支持版本更替差异快速比较
- **PPA性能趋势大数据分析**
 - 灵活性能指标组合分析，帮助library及cell选型
 - 同组单元趋势分析，帮助评估分布合理性
 - 多操作条件之间趋势分析，帮助评估工艺sensitivity
- **基于SPICE仿真的动态验证**
 - 信号延迟时间及转换时间的精度校验
 - 时序结果对电压或温度的sensitivity敏感度分析
- **基于AI人工智能技术的IP Missing ARC验证**

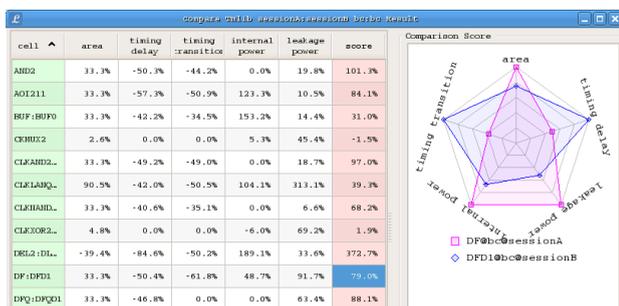
功能

□ 全面的IP signin/signoff 交付项质量检查

- 完整性检查 (Integrity Check)
- 正确性检查 (Correctness Check)
- 一致性检查 (Consistency Check)

□ 快速性能, 功耗, 面积 (PPA) 比较

- Process vs. Process
- Version vs. Version
- Cell vs. Cell



两套工艺库DFD1单元PPA比较结果

□ 快速的性能, 功耗, 面积趋势大数据分析

❖ 分析类型

- 不同 V_{TH} 、沟道长度、驱动能力的单元性能趋势
- 不同工艺, 电压, 温度条件下corner趋势



NAND2单元时延变化趋势热力图

□ 基于SPICE仿真的动态验证

❖ 时序验证

- Delay & Transition 校验

❖ 电压/温度敏感度分析

- 电压及温度扫描
- Derate 计算

□ 基于人工智能技术的 IP Missing ARC验证

- 机器学习算法, 对复杂IP时序ARC的存在及冗余进行预测

支持的数据与平台

□ 支持的交付项格式

- GDS, OASIS, LEF, Liberty, Verilog, CDL, ATPG, ...

□ 流程集成

- Industry leading EDA design environment
- Standalone command line

□ 支持的平台

X86 64-bit:

- Red Hat Enterprise V5, and V6

联系方式 info@empyrean.com.cn

总部

华大九天

地址: 北京市朝阳区利泽中二路2号

望京科技创业园A座二层

电话: 010-84776888

成都子公司

地址: 四川省成都市双流区东升街道

银河路596号科研综合楼13层

南京子公司

地址: 南京市江北新区星火路17号

创智大厦A座8层

上海子公司

地址: 上海市浦东新区亮秀路112号

Y2座2层201室

深圳子公司

地址: 深圳市福田区保税区槟榔道3号

深港国际科技园E栋10层