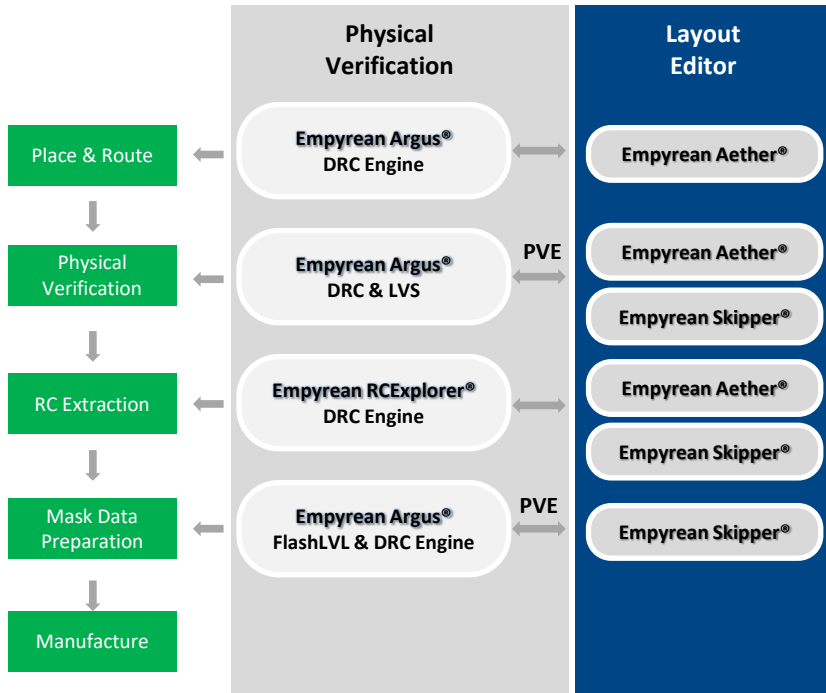


Empyrean Argus®

高性能精准物理验证工具

功能与优势



- **精度**
 - Silicon proven的精度
 - 圆弧高精度记录与运算
 - 器件参数高精度提取
- **性能**
 - 数据及命令双并行技术
 - 层次重构技术保障复杂 Array版图性能
- **效率**
 - Violation Pattern识别加速人工review效率
 - 兼容性强，快速完成设计 flow的工具转换
 - 零学习成本，来之即用
 - 定制化验证功能和flow，提高设计效率
- **易用性**
 - 丰富的debug功能，为结果分析提速
 - 清晰的结果呈现方式便于定位真实错误

概述

随着设计规模的急剧增加和工艺复杂度的不断提高，物理验证所需时间也不断增长，高效的物理验证方案必不可少。Power，传感器等IC设计大量应用圆弧设计，也对传统物理验证工具的精度提出挑战。CIS类版图设计阵列越来越多，冗余 violation按数量级增长，工具性能和查错效率严重影响tape-out进度。

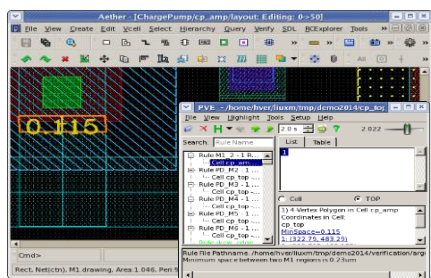
Empyrean Argus®产品是新一代纳米级芯片层次化并行物理验证解决方案。针对power类设计，可对圆弧、任意角度旋转的图形做高精度的检查及器件提取，保障制造和仿真精度；针对CIS类设计，可通过阵列重构技术提高性能，通过pattern识别技术大幅降低冗余 violation数量级，缩短人工查错时间。工具可无缝集成到华大九天IC设计平台 Empyrean Aether®、海量版图高效处理平台 Empyrean Skipper®及其它主流IC设计平台，并通过易用的debug功能帮助版图设计工程师快速定位版图设计错误、加速验证过程并缩短产品开发周期。

Empyrean Argus®产品已取得全球知名Foundry的广泛支持，为设计者提供 signoff级别的验证服务，成功完成流片数十亿颗。

功能

□ 设计规则检查 (DRC)

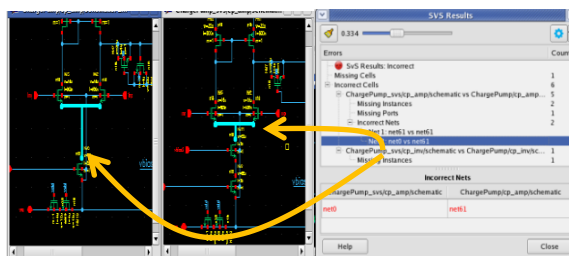
- 能够完成距离，图形关系，密度，天线等传统DRC规则检查
- 也可应用于dummy fill, logic operation等版图处理
- 能够处理图形，边及角度等类型数据的高精度检查
- 交互式特定区域的局部检查，提高验证效率
- 返标间距检查结果的最小间距
- DRC结果排序，过滤，自动生成Report功能



DRC标注结果最小距离

□ 版图与原理图比对检查 (LVS)

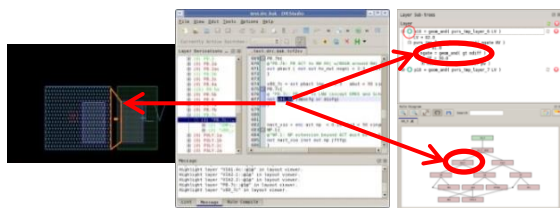
- 能够实现层次化版图网表高效提取
- 层次化LVS模式中支持Auto或自定义的HCELL
- 提供特殊路径检查、短路/开路路径分析ERC应用
- 灵活的器件提取语言，精确技术后仿所需的多种参数，可适用于高压，CIS，3D IC的器件提取
- 针对IP，提供P BOX功能，仅检查IP与上层电路正确性
- 比较原理图直观显示比对差异 (SVS)



电路图差异比较

□ 物理规则开发平台 (DRStudio)

- 通过界面化的design rule开发平台提高开发效率
- 通过逻辑图显示layer派生关系帮助开发者理清思路
- 通过交互式反标提高DRC/LVS rule-deck debug效率



Design Rule逻辑分析与Debug

支持的数据与平台

□ 支持的数据格式

- Open Access, GDSII, OASIS及其压缩格式

□ Flow集成

- Empyrean Aether®, Empyrean Skipper® 及其他主流第三方平台

□ 支持的平台

X86 64-bit:

- Red Hat Enterprise V5, and V6

联系方式 info@empyrean.com.cn

总部

华大九天

地址：北京市朝阳区利泽中二路2号
望京科技创业园A座二层
电话：010-84776888

成都子公司

地址：四川省成都市双流区东升街道
银河路596号科研综合楼13层

南京子公司

地址：南京市江北新区星火路17号
创智大厦A座8层

上海子公司

地址：上海市浦东新区亮秀路112号
Y2座2层201室

深圳子公司

地址：深圳市福田区保税区槟榔道3号
深港国际科技园E栋10层