

# Empyrean ALPS<sup>®</sup>-LMC

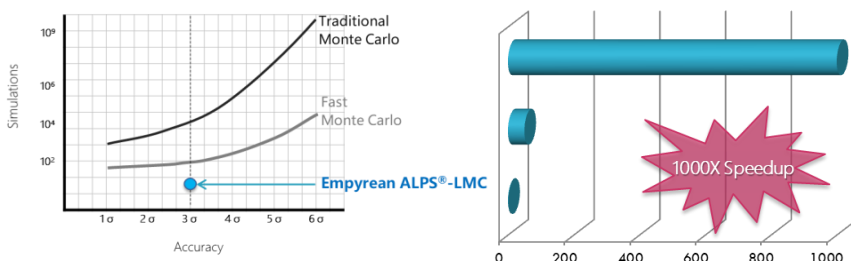
## 超快速3 $\sigma$ Monte Carlo分析

### 概述

随着工艺演进到16nm及以下，工艺偏差（process variation）变得愈发显著，严重影响了芯片设计的质量和成品率。为保证设计的良率，Monte Carlo分析已成为设计验证中的必须环节。

然而，传统的Monte Carlo分析方法需要大量的仿真采样来做统计分析，但仿真的过程太慢，例如，一个典型的模拟电路3 $\sigma$ 分析，需要10000次以上的仿真采样，而每次仿真的时间需要数小时甚至数天，这样的时间代价是无法承受的。所以出现了快速Monte Carlo分析技术，如Important Sampling, WCA等，但仍需数百次以上的仿真才能达到3 $\sigma$ 精度，时间代价仍然无法满足设计需要。

Empyrean ALPS<sup>®</sup>-LMC是新一代超快速Monte Carlo分析工具，专为3 $\sigma$ 精度设计。ALPS-LMC采用独创的SPICE Adjoint Technology (SAT) 技术，内嵌ALPS SPICE引擎，可以以最快的速度来计算概率分布函数（PDF），相较传统的Monte Carlo分析方案，性能提升1000倍以上，分布平均误差小于1%，标准方差小于2%。与快速Monte Carlo分析相比，也有20-50倍的性能提升。



Empyrean ALPS<sup>®</sup>-LMC不仅可以快速分析设计偏差和良率分布，同时还能自动生成电路敏感性报告，通过对电路敏感参数的分析，用户可以快速定位电路设计瓶颈，从而改进设计，提高质量。

Empyrean ALPS<sup>®</sup>-LMC支持7nm先进工艺设计，得到了客户实际tape-out验证，大大提升了客户的设计质量和效率，改善了芯片的良率。

## 功能与优势

### 主要功能

- 将ALPS SPICE引擎与3 $\sigma$ 分析相结合，与传统Monte Carlo分析方法相比性能提升1000倍，与快速Monte Carlo方法相比性能提升20-50倍
- 解决了当前Monte Carlo分析方案无法应用与模块及顶层设计的瓶颈
- 自动产生电路敏感参数分析报告，帮助进行电路分析和优化
- 算法精度得到FinFET工艺验证

### 核心优势

- 性能高，较传统Monte Carlo分析效率大大提升
- 容量大，支持模块和顶层设计的Monte Carlo分析
- 精度高，分布偏差与传统Monte Carlo分析误差小于1%，经过FinFET工艺验证

## 功能

### □ 速度

Empyrean ALPS®-LMC采用了独特创新的“仿真伴随 Monte Carlo 分析技术”（SPICE Adjoint Technology）。相比于传统的 Monte Carlo分析具有~1000倍的性能提升；相比于快速 Monte Carlo分析也有20-50倍的性能提升。

### □ 精度

基于内部集成的ALPS SPICE引擎，ALPS-LMC仿真具有完全的SPICE精度，不使用任何模型简化技术，求解全电路方程。

与传统的 Monte Carlo分析结果相比，误差可以控制在1%以内。

设计: 16nm工艺下的Ring OSC电路

	Mean平均值	STD标准差	时间 (小时)
Monte Carlo*	9.879e-11	3.608e-12	1009.8
Empyrean ALPS®-LMC	9.836e-11 (Err = 0.4%)	3.565e-12 (Err = 1.2%)	1.05 (Speedup = 965X)

\* 传统 Monte Carlo方法采用了 5000 个采样点

### □ 良品率预估

Empyrean ALPS®-LMC是专为大规模电路 $3\sigma$  Monte Carlo分析而生。它可以极大地帮助yield良品率的预估和分析优化，帮助使用者在紧张的项目进度安排时间内，设计出高质量的先进工艺电路。

## 特点

### □ 全面的电路仿真分析

- 支持OP, DC, Tran, AC, PZ, STB, Noise, Transient Noise及多重扫描等常用的电路分析类型
- 提供完善的Corner分析
- 支持Monte Carlo分析，以及快速Monte Carlo分析

## 支持的数据与平台

### □ 支持的格式

支持业界主流的晶体管模型和建模语言

- BSIM3, BSIM4, BSIMSOI, BSIMCMG, PSP, MOSVAR, MOS1, MOS3, TFT, HiSim\_HV, MOS20
- BJT, JFET, DIODE
- S-element/Nport
- 无源器件和电源
- 支持硬件描述语言Verilog-A, Verilog

### □ 流程集成

- Industry leading EDA design environment
- Command line mode

### □ 支持的平台

X86 64-bit:

- Red Hat Enterprise V5, and V6

**联系方式**  [info@empyrean.com.cn](mailto:info@empyrean.com.cn)

#### 总部

#### 华大九天

地址: 北京市朝阳区利泽中二路2号  
望京科技园A座二层  
电话: 010-84776888

#### 成都子公司

地址: 四川省成都市双流区东升街道  
银河路596号科研综合楼13层

#### 南京子公司

地址: 南京市江北新区星火路17号  
创智大厦A座8层

#### 上海子公司

地址: 上海市浦东新区亮秀路112号  
Y2座2层201室

#### 深圳子公司

地址: 深圳市福田区保税区槟榔道3号  
深港国际科技园E栋10层