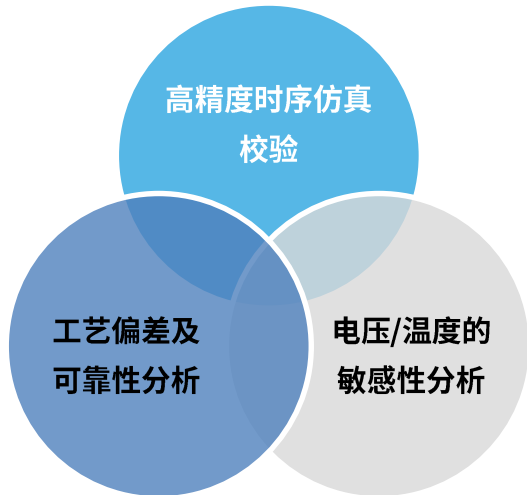


ICExplorer-XTime[®]

高精度时序仿真分析工具



概述

时序是表征数字芯片功能、性能的最重要指标。在数字电路设计中存在着海量的时序路径。为了保证芯片功能正确，性能达到预期，需要对电路中的时序路径进行时序分析。目前时序分析的手段主要有静态时序分析和高精度时序仿真分析。

静态时序分析具有速度快、内存少、可穷尽等特点，被广泛的应用于数字集成电路设计中。但对于先进工艺或低电压设计，静态时序分析存在着很多的局限，例如在先进工艺或者低电压情况下，工艺偏差会呈现出非高斯分布现象，这对建立在以高斯分布假设为基础上的静态时序分析技术产生了巨大影响，导致时序计算的精度无法适应高精度时序分析的需求。同时，先进工艺下时序敏感性、老化等引起的时序问题对电路设计的可靠性提出了巨大挑战，而传统的静态时序分析方法无法有效地解决这些问题。相比静态时序分析方法，在先进工艺或低电压设计条件下，时序仿真分析方法的优势逐步显现，通过对关键时序路径进行仿真不仅可以更精确的评估电路时序情况，还能快速分析电路的时序敏感性，仿真电路的老化效应等，这种分析手段不仅突破了静态时序分析方法的局限，也更加适应和符合先进工艺及低电压设计条件下的时序分析需求。

ICExplorer-XTime[®]为芯片设计者提供了面向先进工艺和低电压设计的高精度时序仿真分析方案，有效地解决了先进工艺和低电压设计静态时序分析方法无法准确评估时序和设计可靠性的难题。该工具提供了高精度时序仿真校验功能、电压/温度敏感性分析功能、快速工艺偏差分析功能和老化仿真分析功能等，为电路时序可靠性分析提供了重要支撑。

功能与优势

□ 高精度时序仿真校验

- 时序路径STA vs. SPICE一致性分析
- 时钟网络的延时分析

□ 电压/温度敏感性分析

- 电压扫描分析Vmin，预测动态电压频率调整曲线
- 温度扫描分析时序灵敏度
- IR-drop电压反标仿真

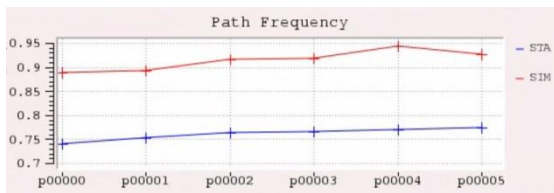
□ 工艺偏差及可靠性分析

- 分布式蒙特卡洛仿真，进行工艺偏差分析
- 老化仿真分析

功能

□ 高精度时序仿真校验

- 时序路径STA vs. SPICE一致性分析
 - Slack/Frequency一致性
 - Launch/Capture/Data path delay 一致性
 - Margin余量调整

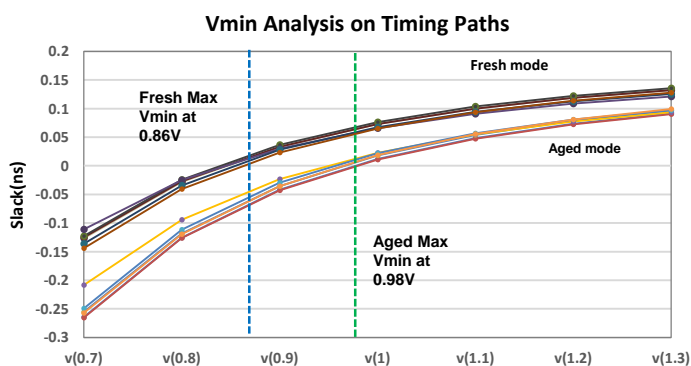


STA vs. SPICE 时钟频率一致性

- 指定电路结构仿真分析
 - 时钟网络延时分析
 - 指定fromPin/toPin, 分级仿真, 定位时序路径 STA和SPICE一致性问题根源

□ 电压/温度的敏感性分析

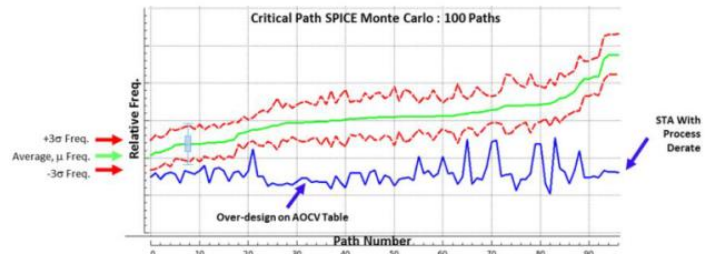
- 电压扫描分析Vmin, 预测动态电压频率调整曲线
- IR-drop电压反标仿真
- 电压/温度变化, 时序路径大数据分析



基于电压敏感度分析低压极限

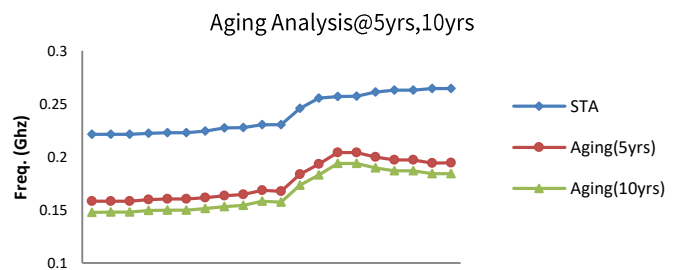
□ 工艺偏差及可靠性分析

- 分布式Monte Carlo仿真, 工艺偏差分析



工艺偏差对时序的影响

- 支持指定老化条件, 进行不同年限的老化仿真分析



5年、10年老化对时序的影响

支持的数据格式与平台

□ 支持的数据格式

- 输入: Verilog/Liberty/SPEF/LPE SPICE Netlist/ SPICE model/Path report/IR-drop file
- 输出: 仿真数据分析报告, 仿真后的时序路径

□ 支持的平台

- X86 64-bit:
Red Hat Enterprise V6 and V7